

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/005700

International filing date: 28 March 2005 (28.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-107779  
Filing date: 31 March 2004 (31.03.2004)

Date of receipt at the International Bureau: 12 May 2005 (12.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2 0 0 4 年 3 月 3 1 日

出 願 番 号  
Application Number: 特 願 2 0 0 4 - 1 0 7 7 7 9

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号  
J P 2 0 0 4 - 1 0 7 7 7 9  
The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

出 願 人  
Applicant(s): 松下電器産業株式会社

2 0 0 5 年 4 月 2 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

小 川



【書類名】	特許願
【整理番号】	2056162018
【提出日】	平成16年 3月31日
【あて先】	特許庁長官 殿
【国際特許分類】	G11C 11/40
【発明者】	
【住所又は居所】	大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
【氏名】	大塚 健
【発明者】	
【住所又は居所】	大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
【氏名】	太田 晴夫
【特許出願人】	
【識別番号】	000005821
【氏名又は名称】	松下電器産業株式会社
【代理人】	
【識別番号】	100090446
【弁理士】	
【氏名又は名称】	中島 司朗
【手数料の表示】	
【予納台帳番号】	014823
【納付金額】	21,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1
【包括委任状番号】	9003742

## 【書類名】 特許請求の範囲

### 【請求項 1】

ホスト機器とのデータ転送を行う外部インターフェイス手段と、外部インターフェイス手段より転送されるデータをライトするフラッシュメモリと、予めメモリカードに記録されたライト可能ブロックサイズデータと、前記外部インターフェイス手段を介して発行されるライトコマンドのブロックサイズを検出して、前記ライト可能ブロックサイズを参照にライトの可否判定をするライトブロックサイズ判定手段と、前記フラッシュメモリのリード／ライトを制御する制御手段によって構成されることを特徴とするメモリカード。

### 【請求項 2】

請求項 1 に記載のライト可能ブロックサイズは、メモリカードを構成する消去ブロックの整数倍であることを特徴とするメモリカード

### 【請求項 3】

請求項 1 に記載のライト可能ブロックサイズは、メモリカードを構成するライトページの整数倍であることを特徴とするメモリカード

### 【請求項 4】

ホスト機器とのデータ転送を行う外部インターフェイス手段と、外部インターフェイス手段より転送されるデータをライトするフラッシュメモリと、予めメモリカードに記録されたライト可能ブロックサイズデータと、前記外部インターフェイス手段を介して発行されるライトコマンドのブロックサイズを検出して、前記ライト可能ブロックサイズを参照にライトの可否判定をするライトブロックサイズ判定手段と、予めメモリカードに記録された前記ライト可能ブロックサイズに対応したブロックの保証ライトレートデータと、前記フラッシュメモリのリード／ライトを制御する制御手段によって構成されることを特徴とするメモリカード。

### 【請求項 5】

請求項 4 に記載の保証ライトレートデータは、予めメモリカードに記録された請求項 4 に記載のライト可能ブロックサイズの整数倍の所定値と対応づけられた複数のフィールドを有することを特徴としたメモリカード。

### 【請求項 6】

ホスト機器とのデータ転送を行う外部インターフェイス手段と、外部インターフェイス手段より転送されるデータをライトするフラッシュメモリと、予めメモリカードに記録されたライト可能ブロックサイズデータと、前記外部インターフェイス手段を介して発行されるライトコマンドのブロックサイズを検出して、前記ライト可能ブロックサイズを参照にライトの可否判定をするライトブロックサイズ判定手段と、予めメモリカードに記録された前記ライト可能ブロックサイズに対応したブロックの保証ライトレートデータと、前記保証ライトレートを実現するために、予めメモリカードに記録されたホスト機器側に要求されるバッファメモリ容量データと、前記フラッシュメモリのリード／ライトを制御する制御手段によって構成されることを特徴とするメモリカード。

### 【請求項 7】

ホスト機器とのデータ転送を行う外部インターフェイス手段と、外部インターフェイス手段より転送されるデータをライトするフラッシュメモリと、予めメモリカードに記録されたライト可能ブロックサイズデータと、前記外部インターフェイス手段を介して発行されるライトコマンドのブロックサイズを検出して、前記ライト可能ブロックサイズを参照にライトの可否判定をするライトブロックサイズ判定手段と、予めメモリカードに記録された保証ライトレートデータと前記保証ライトレートデータに対応したライトブロックサイズと、前記フラッシュメモリのリード／ライトを制御する制御手段によって構成されることを特徴とするメモリカード。

### 【請求項 8】

請求項 1 ～請求項 7 のメモリカードと、それに繋がるホスト機器によって構成され、前記ホスト機器は、請求項 1 ～請求項 7 に記載されたライト可能ブロックサイズを満足するように、所望のライトデータのブロックサイズが前記ライト可能ブロックサイズに満たな

いは、先行してメモリカードからリードして、所望のライトデータと合成してライトデータを再構築するリードモディファイライト手段を備えることを特徴とするメモリカードシステム。

【書類名】 明細書

【発明の名称】 メモリカード及びメモリカードシステム

【技術分野】

【0001】

本発明は、フラッシュメモリを含むメモリカード、及びメモリカードにデータを記録するメモリカードシステムに関する。

【背景技術】

【0002】

従来、フラッシュメモリが内蔵されたカード型の記録媒体であるSD (Secure Digital) カード等のメモリカードは、超小型、超薄型であり、その取り扱い易さから、デジタルカメラ等のデジタル機器においてデータを記録するために広く利用されている。例えば、メモリカードは、MPEG4 (Moving Picture Experts Group 4) のような比較的低い転送レートの動画を記録するための記録媒体として用いられている。

【0003】

このメモリカードに内蔵されているフラッシュメモリは、一定サイズの複数の消去用のブロック（以下、「消去ブロック」という。）より構成され、データを消去する場合は消去ブロック単位で消去動作が実施される。通常、この消去ブロックは、一定サイズの複数の書き込み用のページ（以下、「ライトページ」という。）により構成されており、消去済みのライトページに対してのデータの書き込みは、ライトページ単位で行われる。

【0004】

図8は、メモリカードへのデータの書き込みの様子を示すイメージ図である。

同図は、512バイトのライトページが2個で消去ブロックを構成しているフラッシュメモリにおいて、消去ブロックを構成している2個のライトページに一度書き込まれたデータを片方のライトページのみ書き換える場合の、フラッシュメモリの2個の消去ブロックの状態変化を示している。

【0005】

図8 (a) の状態は、2つの消去ブロックの内、一方（上段）の消去ブロックはデータAとデータBとが書き込み済みであり、他方（下段）の消去ブロックは、消去済みである。この状態のフラッシュメモリにおけるデータBのみを書き換える場合は、下段の消去済みの1つのライトページに、新たに变化させたデータB (NEW) を書き込む（図8 (b) 参照）。次に上段に書き込み済みのデータAを下段の消去ブロックに移動させる（図8 (c) 参照）。そして、上段の消去ブロックを消去する（図8 (d) 参照）。

【0006】

これらの一連の動作を巻き込み退避と呼ぶ。

この巻き込み退避が発生した場合には、ホスト機器が書き込みを指示するライトコマンドを発行した際に指定したブロック数である1ブロックより、実際にフラッシュメモリに書き込むブロック数（2ブロック）は多くなり、ホスト機器が把握できる以上に書き込み速度が低下してしまう。

【0007】

このようなメモリカードに対して、高速記録を実現するために、本出願の発明者らは、メモリカードを構成するフラッシュメモリの消去ブロックの整数倍のブロック単位でメモリカードにライトコマンドを発行してデータを記録する方式を案出し特許出願を行った（特願2003-121178号参照）。

また、高速記録を実現するための方式として、複数のフラッシュメモリで構成されているメモリカードの消去ブロックにおいて、全てのライトページが記録可能な状態である消去ブロックをサーチして、複数の消去ブロックに対して並列記録する方式が提案されている（特許文献1参照）。

【特許文献1】 特開2000-122923号公報

【発明の開示】

【発明が解決しようとする課題】

#### 【0008】

ところで、デジタル映像機器からのDV（Digital Video）フォーマットでの出力のように高い転送レート（4MB／sec）での動画を長時間記録するような用途にメモ리카ードを用いるためには、メモ리카ードの記録レートが一定以上であることが保証されている必要がある。

しかしながら、従来のメモ리카ードの高速記録のための方式は、メモ리카ードの記録速度性能として特定の最低記録レートを保証するようなものではない。なお、メモ리카ードでは最大記録レートとして約10MB／secを公表している商品も従来発売されているが、内蔵するフラッシュメモリのバラツキを想定したスペックではなく、最低記録レートを保証しているものではない。

#### 【0009】

以下、従来の高速記録のための方式により、消去ブロック単位で書き込みをした場合でも、最低記録レートを保証することが困難な理由について説明する。

まず、一般に、パーソナルコンピュータ（PC）ではファイルシステムとしてFATが採用されており、FATでは基本的に512バイト単位でセクタを定義しており、512バイト単位でライトコマンドは発行される。このことを前提として、512バイトのライトページを8個含んで構成された消去ブロックを複数含むメモ리카ードに対してPCがデータを記録する場合を想定して説明する。

#### 【0010】

消去ブロックが、8個のライトページで構成されているメモ리카ードでは、以下のようなアルゴリズムが採用されることが多い。

まず、メモ리카ードを構成する消去ブロックの数であるが、記録容量を実現するのに要する消去ブロック数よりも所定数（例えば40個）の消去ブロックを余分に有することが一般的である。この余分に有している消去ブロックをワークブロックと呼ぶ。

#### 【0011】

ワークブロックが設けられる理由は、同一のセクタを書き換える場合、ライトするライトページが同一であるとフラッシュメモリの同一ライトページへのライト回数が増大して、フラッシュメモリの寿命が短縮されるからである。ワークブロックを設けることによって、全記録容量に相当する消去ブロックが記録済みのメモ리카ードに、データを上書きする場合、その40個のワークブロックに順次ライトをしていき、全てのワークブロックが記録済みに遷移した後に、記録済みであった消去ブロックを消去してからライトするといった手順でその動作が行われる。

#### 【0012】

図9は、512バイトのライトページを8個含んで構成された消去ブロックにおいて、ライトページ単位でライトした場合における各段階の消去ブロックの状態を示す図である。

同図（a）はセクタ1を1回書き換えた状態、同図（b）はセクタ1を8回書き換えた状態、同図（c）は更にセクタ3、セクタ5、セクタ7を8回書き換えた状態を示している。なお、同図中、xの記号は、セクタ内容が無効化されたことを示しており、例えば、1xは、セクタ1が無効化された状態を示す。

#### 【0013】

以後、ライト済みであって無効化されたライトページを無効ページ、ライト済みであって無効化されていないライトページを有効ページと呼ぶ。また、Newの記号は、セクタ内容が更新されたことを示しており、例えば、1（New）は、更新されたセクタ1を示している。

図9（a）の状態、図8（c）に示したような巻き込み退避動作を実施しない理由は、512バイトのライトで、必ず512バイト×8、つまり4キロバイトのライトが発生し、512バイトの記録において速度が大幅に低下するので、これを避けるためである。

#### 【0014】

ワークブロックの数について考察すると、40個あったワークブロックは図9(c)の処理後は36個になり、同様にセクタ2、セクタ4、セクタ6も8回書き換えるとワークブロックの数は33個となる。

8個のライトページで1消去ブロックを構成している場合、1個の消去ブロックに対応されたセクタ(例えばセクタ1～セクタ8)は最大8個の消去ブロックに分散してしまう。この現象を論理分散と呼ぶ。

#### 【0015】

この論理分散が発生すると、ワークブロックの数は急激に減少していきワークブロックの最低数(例えば1に設定)に到達する可能性がある。ワークブロックが最低数に到達すると、ワークブロックを新たに作成するために空きブロックサーチのタスクが発生する。

ここで、空きブロックサーチのタスクとは、記録済みの消去ブロックをワークブロックに遷移する(記録されていない状態)ために、全ての消去ブロックから図9のxで示した無効ページをサーチするタスクである。そして、無効ページを有する消去ブロックにおいて、有効ページをワークブロックに退避し、前記消去ブロックを消去することで新しいワークブロックを作成する。

#### 【0016】

以上の動作を図10に示す。同図(a)上段は空きブロックサーチにより検出された新しいワークブロックに変換可能な記録済みの消去ブロック、同図(a)下段はワークブロックを示している。また、同図(b)の上段は同図(a)の状態から有効ページをワークブロックに退避させた状態を示している。同図(b)の状態になると、上段の3個の消去ブロックは全て無効ページで構成されているので、消去することによって3個のワークブロックの作成が可能である。

#### 【0017】

このような空きブロックサーチの発生は、メモ리카ードの記録速度を低下させる。

たとえ、メモ리카ードに消去ブロック単位でライト動作を行うホスト機器であっても、以前にメモ리카ードにライトしたホスト機器が特定できない以上、空きブロックサーチのタスクが発生する可能性があり、PCで記録されたメモ리카ードを、専用のホスト機器で、消去ブロック単位でメモ리카ードにライトした場合等では、空きブロックサーチが発生してメモ리카ードの記録速度が低下してしまう可能性がある。このことが、メモ리카ードの最低記録レートの保証を困難にしている。

#### 【0018】

そこで、本発明は、上述した問題に鑑みてなされたものであり、メモ리카ードの記録状態の影響を受けることなく、最低記録レートを保証可能なメモ리카ードと、そのメモ리카ードを使用し動画等のリアルタイム記録を保証するメモ리카ードシステムを提供することを目的とする。

#### 【課題を解決するための手段】

#### 【0019】

上記課題を解決するために、本発明に係るメモ리카ードは、ホスト機器とのデータ転送を行う外部インターフェイス手段と、外部インターフェイス手段より転送されるデータをライトするフラッシュメモリと、前記外部インターフェイス手段を介して発行されるライトコマンドのブロックサイズを検出してライトの可否判定をするライトブロックサイズ判定手段と、予めメモ리카ードに登録されたライト可能ブロックサイズデータと、前記フラッシュメモリのリード／ライトを制御する制御手段とによって構成されることを特徴とする。

#### 【発明の効果】

#### 【0020】

上述の構成によって、本発明に係るメモ리카ードは、前記ライトブロックサイズ判定手段において、前記ライト可能ブロックサイズデータの示すブロックサイズの整数倍のライトを行うライトコマンドのみを許可し、それ以外のライトコマンドをエラーとしてホスト機器に通知する。従って、メモ리카ードの消去ブロックサイズを前記ライト可能ブロック



サイズとして予めメモリカードに登録しておけば、消去ブロック単位以外の記録を排除できるので、メモリカードの状態によってライトレートが劣化することを防止可能である。よって、以前にメモリカードにライトしたホスト機器を制限することなく、メモリカードのライトレートを保証することができ、動画等のリアルタイム記録に使用可能である。

#### 【0021】

また、前記ライト可能ブロックサイズを満足するライトコマンドによってメモリカードにライトされるライトレートを、保証ライトレートデータとして予め登録しておき、ホスト機器は、前記ライト可能ブロックサイズと前記保証ライトレートをメモリカードからリードすることとしてもよい。

これにより、特性の異なるメモリカードをホスト機器に挿入した場合でも、前記保証ライトレートをリードすることができるので、例えば映像信号を圧縮してメモリカードに記録する場合は、前記保証ライトレートを満たすように、圧縮率を変更すればより柔軟なシステムは構築できる。

#### 【0022】

また、前記ライト可能ブロックサイズの整数倍のブロックサイズに対応した保証ライトレートをメモリカードに予め登録しておき、ホスト機器は前記ライト可能ブロックサイズの整数倍のブロックサイズに対応した保証ライトレートをメモリカードからリードすることとしてもよい。

これにより、前記ライトブロックサイズデータの整数倍のブロックサイズに対応した保証記録レートをホスト機器に通知することにより、メモリカードに発行するライトブロックサイズの大きさを最適化できる。

#### 【0023】

また、前記保証ライトレートを実現するために、ホスト機器側にバッファメモリが要求される場合は、ホスト機器側に必要バッファメモリ容量を予めメモリカードに登録し、ホスト機器は、前記ライト可能ブロックサイズと前記保証ライトレートと前記バッファメモリ容量をメモリカードからリードすることとしてもよい。

これにより、前記保証ライトレートと共にホスト機器側にBufferメモリが要求される場合は、必要Buffer量データをホスト機器に通知すれば、メモリカードの記録レート揺らぎやエラーリトライ等を考慮したシステムが実現可能である。

#### 【0024】

また、本発明のメモリカードにデータをライトするホスト機器は、前記ライト可能ブロックサイズに示されるライトブロックサイズに対応するために、所望のライトデータのブロックサイズが前記ライト可能ブロックサイズに満たない場合は、前記ライト可能ブロックサイズを満たすように、先行してメモリカードからリードしたデータと所望のライトデータを合成してライトデータを再構築するリードモディファイライト手段を備えることを特徴とする。

#### 【0025】

この構成により、ホスト機器がライトするデータが前記ライト可能ブロックサイズに満たない場合は、メモリカードから予めデータをリードし、前記ライト可能ブロックサイズになるようにライトデータを再構築して、メモリカードにライトコマンドを発行する。これにより、メモリカードに登録されているライト可能ブロックサイズに適合しないブロックサイズでのデータ記録が可能になり、メモリカードが有する記録容量を有効に活用することが可能になる。

#### 【発明を実施するための最良の形態】

#### 【0026】

##### ＜実施の形態1＞

以下、本発明の実施の形態1に係るメモリカードについて説明する。

図1は、本発明の実施の形態1に係るメモリカードの構成図である。なお、同図中、太い矢線は、メモリカード20に対してホスト機器から送られるユーザデータの流れを示し、細い矢線は、制御信号又は制御データの流れを示している。

#### 【0027】

同図に示すように、実施の形態1に係るメモリカード20は、外部インターフェイス部1、コマンド解析部2、制御部3、フラッシュメモリ6、並びに、ライト可能ブロックサイズ格納領域7、保証ライトレート格納領域8及びバッファメモリ容量格納領域9を有するROM(Read Only Memory)を備える。

ここで、外部インターフェイス部1は、ホスト機器からのコマンド受信及びデータの転送を行う機能を有する。例えば、ホスト機器からはライトブロックサイズ等を伴うライトコマンドを受信する。

#### 【0028】

コマンド解析部2は、外部インターフェイス部1によって受信されたコマンドを解析する機能を有する。

制御部3は、コマンド解析部2による解析結果に応じて、フラッシュメモリ6へのアクセス即ちデータのリード及びライトを行うものであり、ライトブロックサイズ判定部4及びデータライト部5を有する。

#### 【0029】

ライトブロックサイズ判定部4は、ライト可能ブロックサイズ格納領域7に登録されているライト可能ブロックサイズを参照して、コマンド解析手段2で解析されたライトコマンドに伴うライトブロックサイズが適切か否かを判定し、適切であればライトコマンドに応じたデータの書き込みをデータライト部5に実行させ、不適切であれば、外部インターフェイス部1等を介してエラーをホスト機器に返信する機能を有する。

#### 【0030】

また、ライト可能ブロックサイズ格納領域7は、ホスト機器に記録を許容するところのブロックサイズを示すライト可能ブロックサイズが予め記録されている領域であり、保証ライトレート格納領域8は、保証する記録レートを示す保証ライトレートが予め記録されている領域であり、バッファメモリ容量格納領域9は、その保証ライトレートを満たすためにホスト機器に要求するバッファメモリ容量が予め記録されている領域である。

#### 【0031】

以下、上記構成を備えるメモリカードのライト動作について説明する。

まず、ホスト機器は、外部インターフェイス部1を介して制御コマンドであるライトコマンドをメモリカードに発行する。ここでは、0番のセクタから連続して8セクタをライトする連続ライトコマンドが発行される場合を想定して説明する。

図2に連続ライトコマンドに係るプロトコルの概略を示す図である。

#### 【0032】

図2(a)はホスト機器とメモリカード20との間における通信を示しており、ホスト機器からのコマンドの発行によって転送が開始され、メモリカードから返却されるステータスをホスト機器がリードすることによって転送が終了する。

図2(b)は、512バイト(512B)単位でデータが8セクタ分転送されている様子を示している。図2(c)は、メモリカードからホスト機器に返す割込信号の様子を示しており、ホスト機器から512バイトのデータを受信可能になる毎に割込信号をアサートしている。また、8セクタの転送が終了してステータスの準備が完了すれば、ホスト機器にステータスをリードするタイミングを知らせるべく割込信号をアサートしている。

#### 【0033】

ホスト機器が連続ライトコマンドを発すると、メモリカードは、外部インターフェイス部1を介してこの連続ライトコマンドを受け取ってコマンド解析部2に伝え、コマンド解析部2では、「0番目のセクタからの8連続セクタのライト動作」と解析して、その解析データはライトブロックサイズ判定部4に入力される。

ライトブロックサイズ判定部4では、ライト可能ブロックサイズ格納領域7に登録されているライト可能ブロックサイズを参照して、コマンド解析部2で解析されたライトブロックサイズがライト可能ブロックサイズを満たしているかどうかを判定する。

#### 【0034】

例えば、ライト可能ブロックサイズとしてセクタ数（1セクタ＝512バイト）を記録する形式であるとした場合において、ライト可能ブロックサイズが8であれば、条件は次のようになる。

条件：{（先頭セクタ番号）%8＝0}かつ{（ライトセクタ数）%8＝0}

従って、ライトブロックサイズ判定部4は、連続ライトコマンドに伴う先頭セクタ番号を8で割った場合の剰余が0であり、かつ、連続ライトコマンドに伴うライトセクタ数を8で割った場合の剰余が0であるという条件を満たす場合にのみ、発行されたライトコマンドを実行し、それ以外のライトコマンドをエラーとしてホストに通知する。なお、ライトブロックサイズ判定部で実行可能と判定されたコマンドは、データライト部5を介してフラッシュメモリ6にライトされる。

#### 【0035】

ところで、上述したライト可能ブロックサイズ格納領域7には、フラッシュメモリ6の消去ブロックに相当するセクタ数が、ライト可能ブロックサイズとして記録されている。以下、このライト可能ブロックサイズについて説明する。

本実施の形態では、メモ리카ードに1個のフラッシュメモリが内蔵されている場合を想定しており、ライト可能ブロックサイズとして8（1消去ブロックが8セクタで構成されていて、フラッシュメモリのライトページがセクタと一致している状態。）が記録されている。なお、仮にメモ리카ードにフラッシュメモリが複数個内蔵されていて、ホスト機器が発行する連続ライトコマンドにおける連続セクタ番号が複数のフラッシュメモリにまたがる場合には、（フラッシュメモリの消去ブロックに相当するセクタ数）×（フラッシュメモリ数）が、ライト可能ブロックサイズとして記録されるようにする。

#### 【0036】

図3は、セクタとフラッシュメモリの消去ブロックとの関係を示す図である。

同図（a）はメモ리카ードが1個のフラッシュメモリで構成されている場合、同図（b）は2個のフラッシュメモリで構成されている場合を示す。同図中の数は、セクタ番号であり、破線で囲まれた各矩形はセクタを、実線で囲まれた各矩形は消去ブロックをそれぞれ示す。図3（b）では、セクタ番号が2個のフラッシュメモリにインターリーブされているので、メモ리카ードの消去ブロックを構成しているセクタ数は16個になる。

#### 【0037】

本実施の形態では、このライト可能ブロックサイズによって、消去ブロックの整数倍のライトブロックしかライトしないようにしている。

以下、消去ブロックの整数倍のライトブロック以外のブロックをライトした場合の問題点について図4を参照にしながら詳細に説明する。

図4は、メモ리카ードを構成する消去ブロックの状態遷移図である。同図に示すように、各消去ブロックの状態は以下の6状態に分類される。

#### 【0038】

「状態A」：消去ブロックを構成する全ライトページに記録可能（ワークブロック）

「状態B」：消去ブロックを構成する一部のライトページに記録可能であり、記録済みライトページには有効ページが存在

「状態C」：消去ブロックを構成する一部のライトページに記録可能であり、記録済みライトページは全て無効ページ

「状態D」：消去ブロックを構成する全ライトページは記録不可（全ライトページが無効ページ）

「状態E」：消去ブロックを構成する全ライトページは記録不可（一部のライトページが有効ページ）

「状態F」：消去ブロックを構成する全ライトページは記録不可（全ライトページが有効ページ）

なお、図4において、矢線は遷移が可能なことを示しており、波線で表した矢線は、遷移に巻き込み退避の動作が発生する場合を示しており、太線で表した矢線は、消去ブロック単位でのみデータをライトした場合の遷移を示している。

図4に示すように、状態Aの消去ブロックは当該消去ブロックを構成する全ライトページにライト可能であり、状態Bおよび状態Fに遷移可能である。

#### 【0039】

状態Bの消去ブロックは当該消去ブロックを構成する一部のライトページにライト可能であるが、既にライトされているライトページの中に有効ページが含まれているので消去することはできない。よって、状態Cおよび状態E、状態Fに遷移する。

また、状態Cの消去ブロックは当該消去ブロックを構成する一部のライトページにライト可能であり、かつライト済みのライトページは全て無効ページであるため消去が可能であり、状態A、状態Eに遷移する。

#### 【0040】

また、状態Dの消去ブロックは当該消去ブロックを構成する全ライトページが記録不可であるが、全ライトページが無効ページなので当該消去ブロックを消去すれば状態Aに遷移する。つまり、消去されるべき消去ブロックである。

また、状態Eの消去ブロックは当該消去ブロックを構成する全ライトページが記録不可であり、一部のライトページが有効ページなので消去も不可である。但し、本状態の有効ページであるライトページを、状態Aまたは状態Bまたは状態Cの消去ブロックを構成する消去済みのライトページに退避すれば状態Dに遷移する。

#### 【0041】

さらに、状態Fの消去ブロックは当該消去ブロックを構成する全ライトページが記録不可であり全ライトページが有効ページなので、当該消去ブロックを構成する一部のライトページ、または全部のライトページを別の消去ブロックに退避して無効ブロック化すれば、状態D、状態Eに遷移する。

ここで、空きブロックサーチが発生する状態を図4に示した状態遷移図に関連づけて説明する。まず3つの状態、S1、S2、S3を定義する。

#### 【0042】

メモ리카ードに消去ブロック単位で満杯書きした状態（S1）：状態Aと状態Dと状態Fとで構成される。

小ブロック単位でデータをライトしていく状態（S2）：S1の状態から状態Aのブロックが状態B、状態Eに遷移した状態であり、さらに、状態Bのブロックが状態Eに遷移する。

#### 【0043】

空きブロックサーチが発生する状態（S3）：状態Aが1個になり、他ブロックは状態F、状態Eで構成される。

小ブロックでライトしていくと、メモ리카ードの状態がS1→S2→S3のように遷移していき、空きブロックサーチが発生する状態になる。

S3の状態で、全ての消去ブロックから無効ページをサーチするタスクが発生するために、高速ライトが困難になる。

#### 【0044】

無効ページをサーチする場合、サーチした消去ブロックに無効ページが含まれていることが即検出できれば比較的時間がかからないが、最悪全ての消去ブロックをサーチした後に検出される場合があり、空きブロックサーチ検出に要する時間は揺らぎが大きい。これらをファームウェアで動作させた場合は、一層時間が消費されることは明らかである。

上述したことから、メモ리카ードにおいて、高速記録を実現するために、空きブロックサーチの動作が発生しないように、状態A→状態F→状態D→状態Aという遷移を繰り返すことが望ましい。

#### 【0045】

本実施の形態では、ライトブロックサイズ判定部4によりライト可能ブロックサイズ7に該当しないライトコマンドをエラーとしてホスト機器に通知している。ゆえに、消去ブロック単位以外の記録は排除できるので、メモ리카ードの記録状態を一定に保持すること

ができ、メモ리카ードの記録状態によって記録レートが劣化することを防止することができる。ゆえに、以前にメモ리카ードに記録したホスト機器を特定することなく、メモ리카ードの記録レートは保証できる。

#### 【0046】

以下、メモ리카ード20の保証ライトレート格納領域8に記録されている保証ライトレートについて説明する。

ホスト機器は、ライト可能ブロックサイズと保証ライトレートとをメモ리카ードからリードすることができるので、例えば、カメラレコーダで映像信号を圧縮してメモ리카ードに記録する場合に、前記保証ライトレートを満たすように圧縮率を変更すればより柔軟なシステムは構築できる。

#### 【0047】

また、前記ライト可能ブロックサイズと、前記保証ライトレートに対応したライトブロックサイズとは、必ずしも一致させる必要はない。将来的に、消去ブロックが、比較的少ないライトページで構成されるようなフラッシュメモリが開発された場合は、データを記録する毎に退避処理をする可能性が高いため、上記した空きブロックサーチによる記録レートの劣化は発生しない可能性があるからである。この場合は、ライト可能ブロックサイズは1セクタに相当する512バイトとし、メモ리카ードの特性に応じた最適なライトブロックサイズとその保証ライトレートを登録すればよい。

#### 【0048】

しかしながら、消去ブロックが少数のライトページで構成されるが、ライトページのサイズ自体が大きい場合は、ライトページが多数のセクタで構成される可能性が高い。この構成のメモ리카ードにおいて、セクタ毎にデータをライトする際に、セクタのライト毎に退避処理を行うとライトレート性能の劣化が大きいため、退避処理はされない可能性が高いため、同様に空きブロックサーチが発生することが予測される。

#### 【0049】

上記の構成を有するメモ리카ードでは、ライト可能ブロックサイズはライトページに相当するセクタ数を登録すれば良い。

また、本発明のメモ리카ードに、前記ライト可能ブロックサイズの整数倍のブロックサイズに対応した保証ライトレートデータを登録してもよい。これにより、各アプリケーションが要求する記録レートに応じて、発行するライトコマンドのブロックサイズを可変することができる。

#### 【0050】

以下、メモ리카ード20のバッファーマemory容量格納領域9に記録されているバッファーマemory容量について説明する。

このバッファーマemory容量は、ホスト機器側に備えられるべきバッファーマemoryの容量を示すところ、かかるバッファーマemoryは以下の目的で使用される。

目的1：フラッシュメモリがライトエラーが発生した場合のエラー登録処理とライトリトライ処理時間の吸収

目的2：メモ리카ードのライトアルゴリズムにおいて、周期的にライト処理時間が大きくなる場合の平滑化

バッファーマemoryの目的1については、主にフラッシュメモリに不良セクタが発生した場合であり、不良セクタは約100000回のライトで1回の確率で発生する。

#### 【0051】

メモ리카ード20では、不良セクタが発生した場合のエラー登録処理とライトリトライ処理に要する時間に100ms要する。メモ리카ードへのデータ記録に際して3回発生することを想定すれば、300ms分に相当するバッファーマemoryが必要である。また、この場合の保証ライトレートは、エラーを考慮しない場合のライトレートより若干低く設定することが必要である。メモ리카ードにエンドレス記録をする場合を想定すると前記バッファーマemoryがオーバーフローする場合があるからである。前記バッファーマemory容量と保証ライトレートの関係は、図5に示すシステムにおいて、待ち行列計算を使用して求め

ることができる。

#### 【0052】

即ち、エラーが発生する確率（ $p$ ）とメモ리카ードがエラー処理に要する時間（ $T_b$ ）、エラーがない場合のメモ리카ードのライト処理時間（ $T_a$ ）、所定ブロックのデータがバッファメモリに入力される時間（ $T_c$ ）から、所定のバッファメモリ容量に対する入力レートの最大レートを求め、前記バッファメモリ容量、前記最大レートを保証ライトレートとしてメモ리카ードに登録すればよい。

#### 【0053】

バッファメモリの目的2については、様々なアルゴリズムが想定されるが、例えば、論理アドレスと物理アドレスの変換テーブルを、所定数ブロックライトした後にフラッシュメモリにライトするようなアルゴリズムでは、上記時間が周期的に加算されることになる。

例えば、1000個の消去ブロックをライトする毎に前記変換テーブルに登録する場合は、保証ライトレートを平均値で登録し、バッファメモリ容量に、変換テーブルの登録に要する時間に相当する容量を登録すればよい。

#### 【0054】

以上説明したように、メモ리카ードのエラー特性、制御アルゴリズムに対応して、必要バッファメモリ容量、保証ライトレートをメモ리카ード自体に登録することにより、リアルタイム記録を行うメモ리카ードシステムにおいて、メモ리카ードの性能を最大限発揮できるシステムが構築できる。また、特性の違うメモ리카ードをマウントした場合でも、必要情報をメモ리카ードから読み出すことによって、メモリの割り当ての変更や、映像信号の圧縮率を変更することによって柔軟に対応が可能である。

#### <実施の形態2>

以下、本発明の実施の形態2に係るメモ리카ードシステムについて説明する。

#### 【0055】

図6は、本発明の実施の形態2に係るメモ리카ードシステムの構成図である。

同図に示すように、このメモ리카ードシステムは、実施の形態1で示したメモ리카ード20と、このメモ리카ードにデータの記録を行うホスト機器21（例えばカメラレコーダ）とから構成される。

ホスト機器21は、画像データ入力部10、圧縮部11、バッファメモリ12、リードモディファイライト部13及び制御部14を備える。

#### 【0056】

画像データ入力部10は、デジタル画像データが入力される入力部である。

圧縮部11は、画像データ入力部10を介して入力された画像データを圧縮する機能を有する。

バッファメモリ12は、画像データを一時的に記憶するためのメモリである。

リードモディファイライト部13は、バッファメモリ12から読み出したデータをメモ리카ードに記録し、この記録に際して後述するリードモディファイライトを行う機能を有する。

#### 【0057】

制御部14は、メモ리카ード20のホスト機器21へのマウント時に、メモ리카ード20に予め記録されているライト可能ブロックサイズ、保証ライトレート、及びバッファメモリ容量をリードしてこれらを制御パラメータとして保持し、その制御パラメータに応じて、圧縮部11、バッファメモリ12及びリードモディファイライト部13を制御する機能を有する。

#### 【0058】

以下、上記構成を備えるメモ리카ードシステムにおいて、デジタル画像データをメモ리카ードにリアルタイム記録する動作について説明する。

制御部14では、メモ리카ードから読み出して保持している制御パラメータに従って次の動作を行う。即ち、前記保証ライトレートをみたすように、圧縮部11の圧縮率を変更

し、また、前記バッファメモリ容量を満たすように、ホスト機器に実装されているメモリをマウントしたメモリカード用のバッファメモリとして割り当て、また、前記ライト可能ブロックサイズの示すブロックでライトコマンドをメモリカードに発行するようにリードモディファイライト部を制御する。

#### 【0059】

ここで、この制御部14による制御を受けてのリードモディファイライト部13の動作について説明する。

前記ライト可能ブロックサイズの示す値が8であった場合は、8セクタ（＝4キロバイト）単位のライトが要求されている。この場合、メモリカードに記録するデータが4キロバイトの整数倍である場合は実現容易である。しかしながら、22キロバイトの画像データを記録する場合は、5個の4キロバイトのブロックと、1個の2キロバイトのブロックに分割せざるを得ない。もちろん、2キロバイトのブロックにダミーデータを付加して4キロバイトのブロックにして記録してもよいが、この手法では、FATのようなシステムデータを記録する場合は、ダミーデータを付加することができないので適応できない。

#### 【0060】

8セクタの整数倍のライトしかできないメモリカードでFATを更新する場合は、メモリカードのFATデータをミラーリングしたデータをホスト機器に持たざるを得なくなるという課題がある。リードリードモディファイライト部はリードモディファイライトを行うことによりこの課題を解決する。

図7は、リードモディファイライトにより、セクタ番号8を有するセクタから連続して4セクタをライトする様子を示す図である。

#### 【0061】

同図（a）は、ライトが要求されているセクタを示し、同図（b）は、メモリカードからリードしたセクタを示し、同図（c）は、実際にライトするセクタを示している。

同図に示すように、リードモディファイライトは、ライト可能ブロックサイズが示す値に従って、ペアとなるセクタを予めメモリカードよりリードして、ライトすべき4セクタのデータとリードした4セクタのデータを合わせることで、合計8セクタのデータブロックを再構築してメモリカードにライトするという手順により実現される。

#### 【0062】

このように、リードモディファイライトを行うことによって、FATのようなシステムデータの更新においても、ミラーリングデータをホスト機器に持つ必要はなくなる。

また、FATの更新時にのみ、リードモディファイライトを適用すれば、リードにおける記録レートの劣化も僅かであることは明らかである。

以上説明したように、本実施の形態のメモリカードシステムにおいては、メモリカードに予め記録されているライト可能ブロックサイズ、保証ライトレート、バッファメモリ容量を参照することによって、最適なシステムを柔軟に構築することが可能となる。

#### 【産業上の利用可能性】

#### 【0063】

本発明に係るメモリカード及びメモリカードシステムは、データの記録レートの保証をすることが可能であるため、連続的にデータを高速記録する用途に適し、高レートでのリアルタイム記録を確実に行うことが必要とされる業務用映像分野等において利用される。

#### 【図面の簡単な説明】

#### 【0064】

【図1】 本発明の実施の形態1に係るメモリカードの構成図である。

【図2】 連続ライトコマンドに係るプロトコルの概略を示す図である。

【図3】 セクタとフラッシュメモリの消去ブロックとの関係を示す図である。

【図4】 メモリカードを構成する消去ブロックの状態遷移図である。

【図5】 必要バッファメモリ容量を求める待ち行列計算のシステム図である。

【図6】 本発明の実施の形態2に係るメモリカードシステムの構成図である。

【図7】 リードモディファイライトの様子を示す図である。

【図 8】 メモリカードへのデータの書き込みの様子を示すイメージ図である。

【図 9】 ライトページ単位でライトした場合における消去ブロックの状態を示す図である。

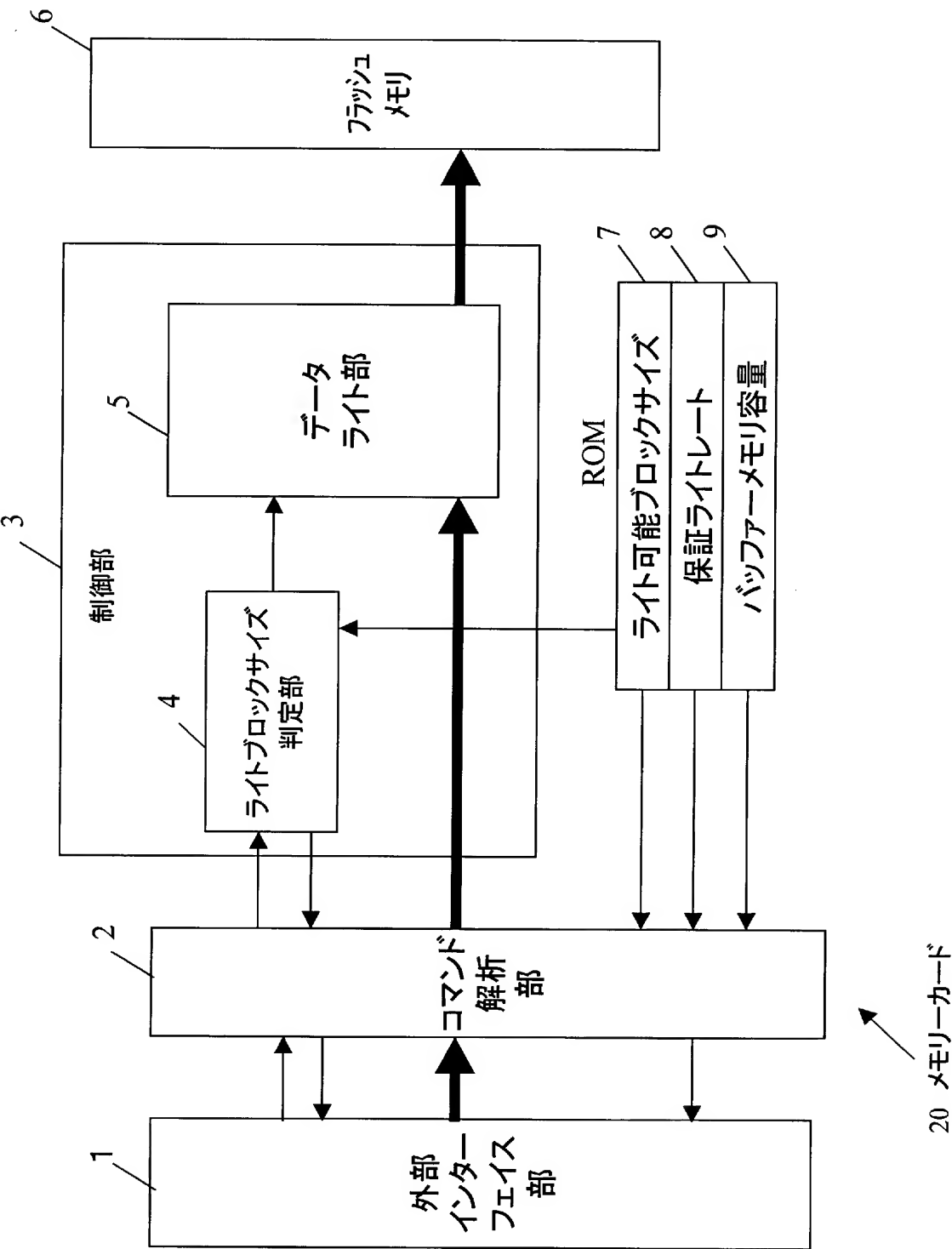
【図 10】 空きブロックサーチの後にワークブロックを作成する様子を示す図である。

【符号の説明】

【 0 0 6 5 】

- 1 外部インターフェイス部
- 2 コマンド解析部
- 3 制御部
- 4 ライトブロックサイズ判定部
- 5 データライト部
- 6 フラッシュメモリ
- 7 ライト可能ブロックサイズ格納領域
- 8 保証ライトレート格納領域
- 9 バッファーマemory容量格納領域
- 10 画像データ入力部
- 11 圧縮部
- 12 バッファーマemory
- 13 リードモディファイライト部
- 14 制御部
- 20 メモリカード
- 21 ホスト機器

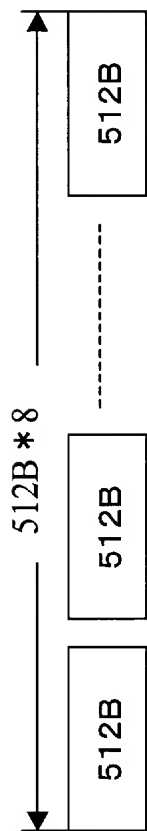




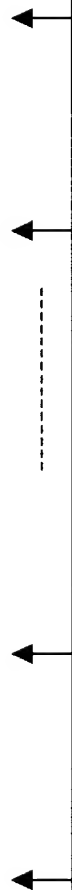
ステータス

セクタ0から8セクタライト

(a)



(b)



(c)

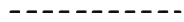
0	1
2	3
4	5
6	7
8	9
10	11
12	13
14	15

16	17
18	19
20	21
22	23
24	25
26	27
28	29
30	31



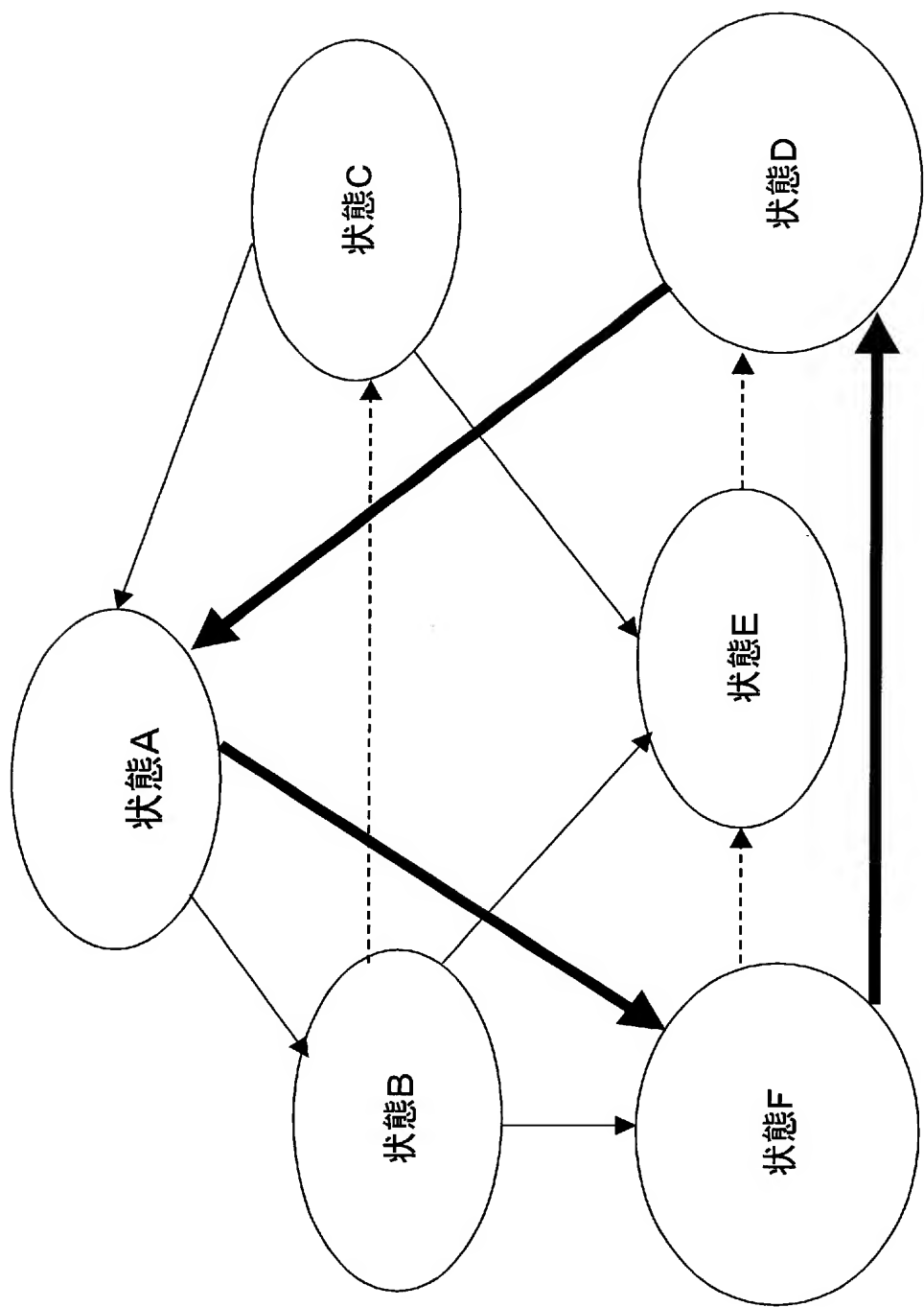
(b)

0	8
1	9
2	10
3	11
4	12
5	13
6	14
7	15

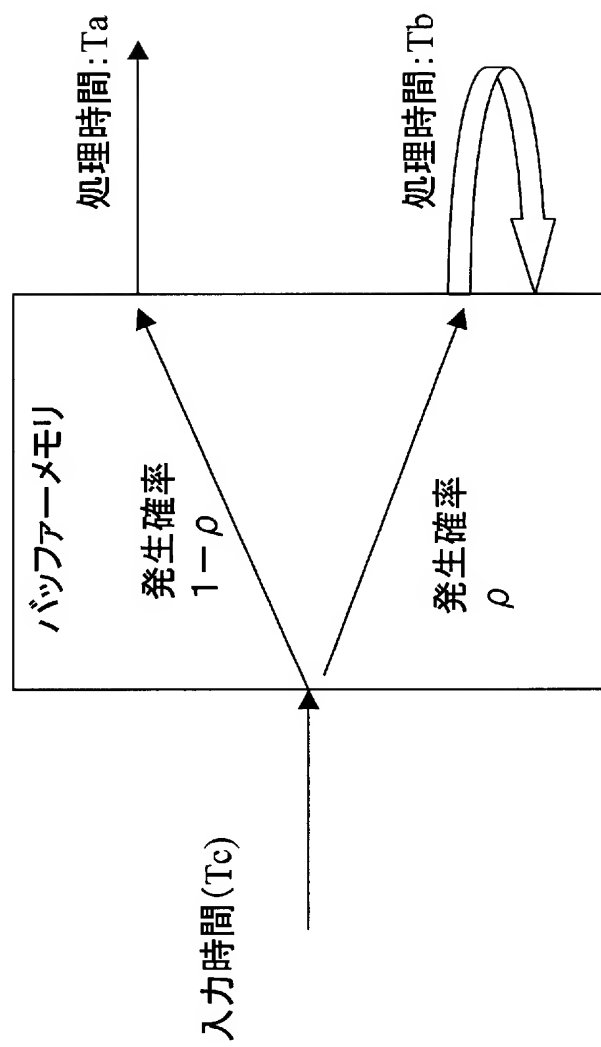


(a)

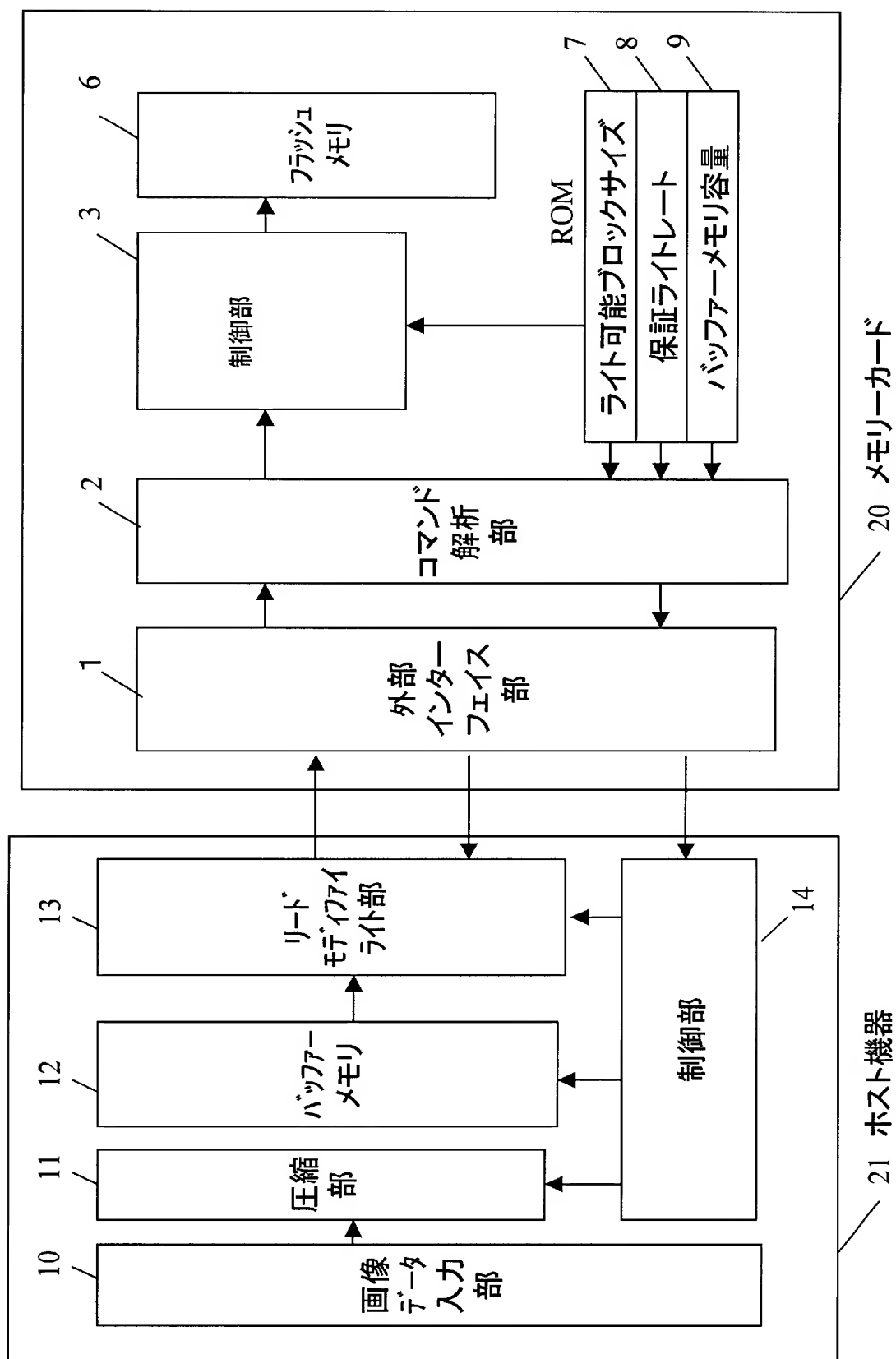
【 図 4 】



【図 5】



【図 6】

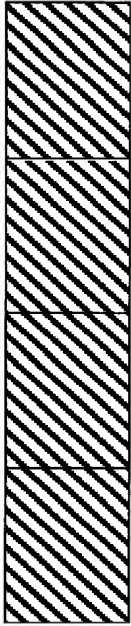


セクタ8   セクタ9   セクタ9   セクタ9   セクタ10



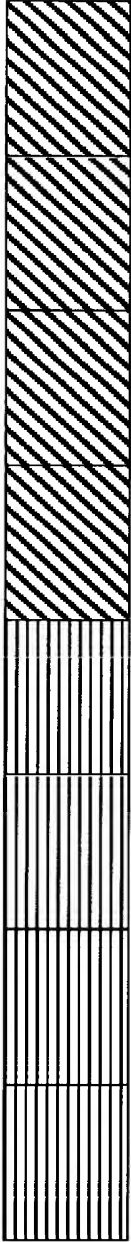
(a)

セクタ11   セクタ12   セクタ13   セクタ14

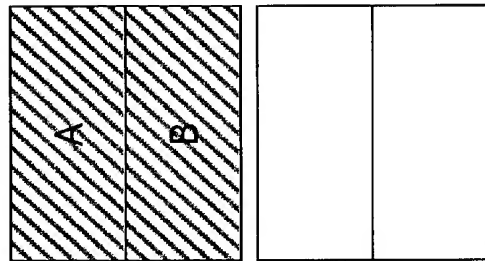


(b)

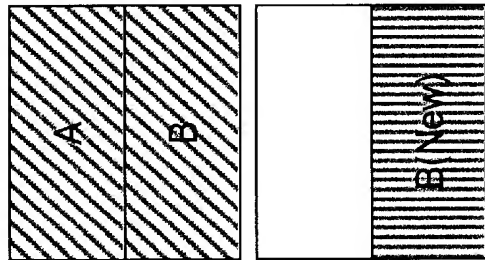
セクタ8   セクタ9   セクタ9   セクタ10   セクタ11   セクタ12   セクタ13   セクタ14



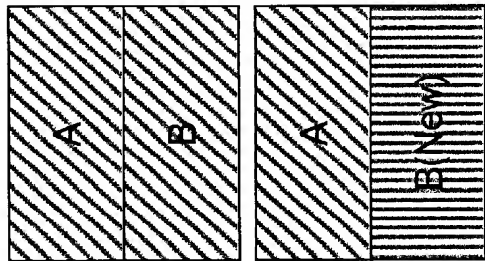
(c)



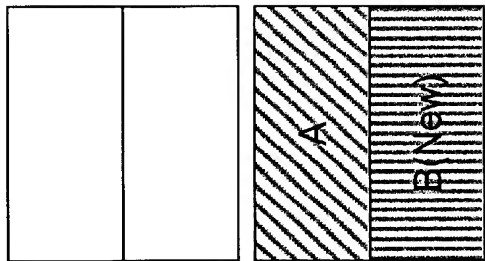
(a)



(b)



(c)



(d)



0	0
1x	1x
2	2
3x	3x
4	4
5x	5x
6	6
7x	7x

0
1x
2
3
4
5
6
7

1(New)

1x
1x
1x
1x
1x
1x
1x
1(New)

1x
1x
1x
1x
1x
1x
1x
1(New)

3x
3x
3x
3x
3x
3x
3x
3(New)

5x
5x
5x
5x
5x
5x
5x
5(New)

7x
7x
7x
7x
7x
7x
7x
7(New)

(a)

(b)

(c)

3x	3x	3x	3x	3x	3x	3x	3x
----	----	----	----	----	----	----	----

1x	1x	1x	1x	1x	1x	1x	1x
----	----	----	----	----	----	----	----

0x	1x	2x	3x	4x	5x	6x	7x
----	----	----	----	----	----	----	----

3x	3x	3x	3x	3x	3x	3x	3
----	----	----	----	----	----	----	---

1x	1x	1x	1x	1x	1x	1x	1
----	----	----	----	----	----	----	---

0	1x	2	3x	4	5	6	7
---	----	---	----	---	---	---	---

0	1	2	3	4	5	6	7
---	---	---	---	---	---	---	---

(b)

--	--	--	--	--	--	--	--

(a)

【書類名】 要約書

【要約】

【課題】 メモリカードの記録状態の影響を受けることなく記録レートを保証可能なメモリカード等を提供する。

【解決手段】 メモリカードは、ホスト機器とのデータ転送を行う外部インターフェイス部と、外部インターフェイス部より転送されるデータをライトするフラッシュメモリと、外部インターフェイス部を介して発行されるライトコマンドのブロックサイズを検出して予めメモリカード内のROMに記録しているライト可能ブロックサイズと照らし合わせるによりライトの可否判定をし、フラッシュメモリのリード／ライトを制御する制御部とを備え、メモリカードにおける消去ブロックサイズが前記ライト可能ブロックサイズとして記録されており、制御部は消去ブロック単位以外での記録を排除する。

【選択図】 図 1

## 出願人履歴

0 0 0 0 0 5 8 2 1

19900828

新規登録

大阪府門真市大字門真 1 0 0 6 番地

松下電器産業株式会社